Eidgenössische Technische Hochschule Zürich
Ecole polytechnique fédérale de Zurich
Politecnico federale di Zurigo
Swiss Federal Institute of Technology Zurich

Institut für Integrierte Systeme
Integrated Systems Laboratory

SST

IC: Spread-Spectrum Transmitter

Studenten: Arthur Marxer (IIIC), Peter Frick (IIIB)
IC-Design Semesterarbeit, Wintersemester 1993/94, IIS

Assistenten: Reto Zimmermann
Institut für Integrierte Systeme, ETHZ
Bruno Haller
Institut für Kommunikationstechnik, ETHZ

1 Funktion

Durch den Spread Spectrum Transmitter (SST) werden digitale Daten zuerst bandgespreizt und dann auf eine erste Zwischenfrequenz aufmoduliert. Die Technologie der Spreizung basiert auf einer Multiplikation der Daten mit einer speziellen PseudoNoisesequenz (Goldcodes) auch Direct Sequence Spread Spectrum Methode genannt.
Auf dem Chip erfolgt eine Vormodulation der digitalen Eingangsdaten (differentielle PSK). Die so vormodulierten Daten unterliegen dann der Spreizung und werden danach in oversampelter Form tiefpassgefiltert. Das Ausgangssignal kann entweder in aufmodulierter Form oder als Basisbandsignal weiterverarbeitet werden.

2 Anwendung des SST

Ein Spread Spectrum Transmitter kann zusammen mit einem Spread Spectrum Receiver in der drahtlosen local area Kommunikation verwendet werden. Weil die Codeerzeugung, die Spreizung und anschliessendes Filtern auf dem Chip integriert sind, braucht es für die Übertragung der Daten nur noch eine D/A Wandlung und die Aufmodulation auf einen Träger. Im Gegensatz zu konventionellen Systemen erfolgen durch die Bandspreiztechnik Verbesserungen betreffend Interferenzen, Rauschen und Mehrpfadausbreitung. Hohe Datenraten und Mehrfachbenützung (CDMA) werden durch diese Technik unterstützt.

3 Erreichte Ziele

Um bei der Übertragung eine möglichst hohe Datenrate zu erhalten, muss der Chip mit einer minimalen Frequenz von 64MHz getaktet werden können. Ausserdem sollten möglichst viele Elemente des SST auf dem Chip integriert werden. Die vorliegende Lösung arbeitet bei einer Frequenz von über 110 MHz und beinhaltet die zentralen Elemente einer Senderschaltung. Somit sind die wichtigsten Ziele erreicht worden.

4 Technische Daten

SST

Prozesstechnologie		
VLSI Technology	$1.2\mu m$ CMOS n-well	cmn12a
Beschaltung		
Pins:	Inputs – TTL kompatibel	12
	Inputs – CMOS kompatibel	2
	Inputs – Schmitttrigger	1
	Outputs – TTL kompatibel	24
	Outputs – CMOS kompatibel	1
	Speisung (ohne Eckpads)	14
Physische Daten		
Standardzellblock:	Block 1 (Interface, GCGeneratoren)	$0.9\,mm \times 1.9\,mm$
	Zellen / Transistoren	417 / 8 078
	Block 2 (Datenpfad, Modusregister)	$0.8\,mm \times 1.9\,mm$
	Zellen / Transistoren	595 / 6 497
Total:	Zellen / Transistoren	1 006 / 14 575
	Gate Equivalents	3644
Chipgeometrie:	Corefläche	$3.46\,mm^2$
	Chipfläche	$3.1 \times 3.15 = 9.75\,mm^2$
Package:	ceramic 84 pins	PGA 84
Timing Daten		
Arbeitsfrequenz:	Systemtakt	$110\,MHz$
	Ausgangsdatenrate	$2 \times 110\,MB/s$
	Datenübertragungsrate	$27\,kbit/s$ – $1.8\,Mbit/s$
Taktverteilung:	Zentraler Taktbuffer	

22.2.1994